

EPFL LAUSANNE - LABORATOIRE DE MICROINFORMATIQUE

Imprimé le 27 février 1997



LoRe
Laboratoire LOGIDULES

Registres parallèles et séries

Objectifs	Entraînement à l'utilisation de registres. Etude des modes de fonctionnement série et parallèle.
Moyens	Montages avec des logidules-registres
Préalable	Laboratoire LOBA
Théorie	"Circuits numériques pour interfaces microprocesseur", pp 77, 80-81, 85-86
Matériel	Boîte de logidules
Durée	2-3 heures

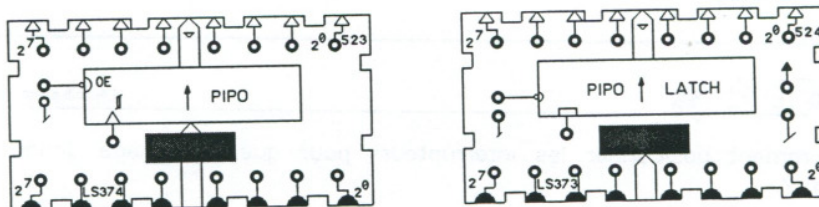
1. Introduction

Un registre a comme but de mémoriser un mot binaire.

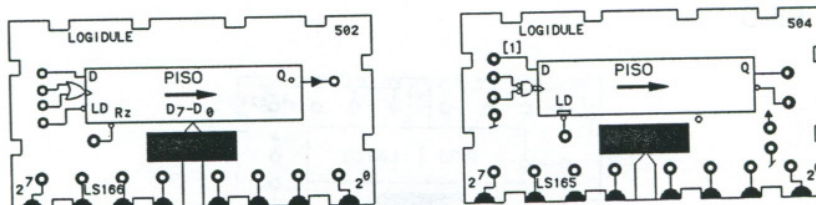
Il existe deux grands types de registres, les registres séries permettant d'entrer ou de sortir un bit à la fois en décalant l'information dans le registre, et les registres parallèles permettant d'introduire plusieurs bits en parallèle. Un registre est formé de bascules de type D. Les circuits intégrés ont le plus souvent 8 bits de long pour être compatibles avec les microprocesseurs 8, 16 ou 32 bits, et pour mémoriser un code ASCII.

L'entrée des bits dans le registre peut être effectuée soit de manière "série" (un bit après l'autre) soit de manière "parallèle" en agissant simultanément sur toutes les cellules. Une impulsion de commande appelée "horloge" déclenche le chargement ou le décalage du registre. Etudions les 6 circuits qui se trouvent dans la boîte logidule sont :

- Les registres PIPO : Parallel In, Parallel Out



- Les registres PISO : Parallel In, Serial Out



- Les registres SIPO : Serial In, Parallel Out

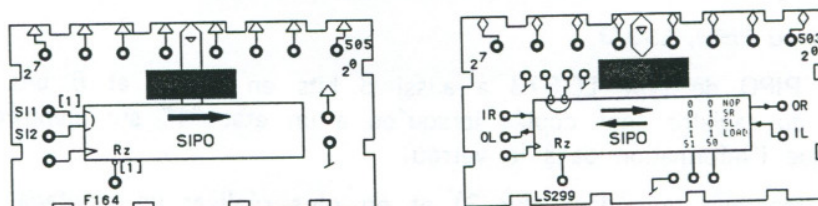


Fig. 1 Registres à disposition dans la boîte logidule

2. Manipulations simples avec les registres et les verrous

2.1 Le registre PIPO

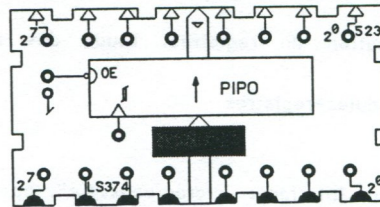


Fig. 2 Registre PIPO, LS374

Le registre PIPO (Parallel In-Parallel Out) de type LS374 permet d'avoir 8 bits en entrées et 8 bits en sorties. Les bits en entrée du registre sont stockés dans ce dernier lorsqu'on a un *front montant* sur l'entrée d'horloge. L'entrée d'activation des sorties \overline{OE} (Output Enable) autorise la sortie de l'information (sorties actives si \overline{OE} est à "0", vérifier que le cavalier est en place).

Faire le montage de la figure 3 comprenant un registre PIPO, un afficheur, un groupe d'interrupteurs et un bouton poussoir. Tester le montage en cablant la sortie inversée (\overline{S}) de l'interrupteur sur l'entrée d'horloge (clock) du registre et constater que lorsque vous relâchez le bouton poussoir, l'information contenue dans les interrupteurs est copiée en sortie et visible sur les afficheurs.

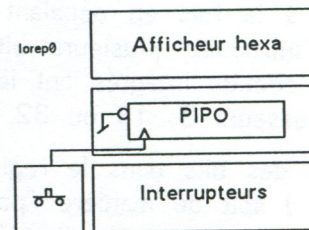


Fig. 3 Montage à réaliser (Circuit intégrés : LS374)

Question 1



Répondre sur la feuille annexe

- 1.1 Comment positionner les interrupteurs pour que l'affichage donne 79, puis 85 ?

2.2 Le verrou PIPO

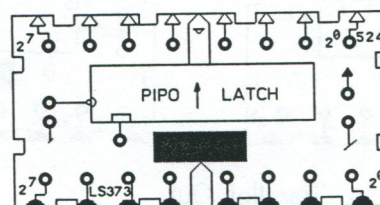


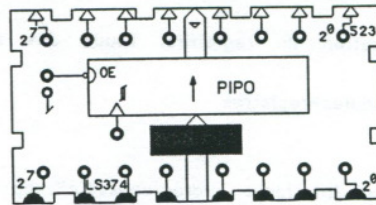
Fig. 4 Verrou PIPO, LS373

Le verrou PIPO de type LS373 a aussi 8 bits en entrée et 8 bits en sorties. Les bits en entrée du registre sont copiés lorsqu'on a un état "1" sur l'entrée de commande. L'état "0" bloque l'information dans le verrou.

Garder le montage précédent (fig 3) et en plus réaliser un montage similaire avec le verrou LS373. Brancher la sortie S du 2e poussoir sur l'entrée de chargement du verrou.

2. Manipulations simples avec les registres et les verrous

2.1 Le registre PIPO



PIA Fig. 2 Registre PIPO, LS374

Le registre PIPO (Parallel In-Parallel Out) de type LS374 permet d'avoir 8 bits en entrées et 8 bits en sorties. Les bits en entrée du registre sont stockés dans ce dernier lorsqu'on a un *front montant* sur l'entrée d'horloge. L'entrée d'activation des sorties \overline{OE} (Output Enable) autorise la sortie de l'information (sorties actives si \overline{OE} est à "0", vérifier que le cavalier est en place).

Faire le montage de la figure 3 comprenant un registre PIPO, un afficheur, un groupe d'interrupteurs et un bouton poussoir. Tester le montage en cablant la sortie inversée (\overline{S}) de l'interrupteur sur l'entrée d'horloge (clock) du registre et constater que lorsque vous relâchez le bouton poussoir, l'information contenue sur les interrupteurs est copiée en sortie et visible sur les afficheurs.

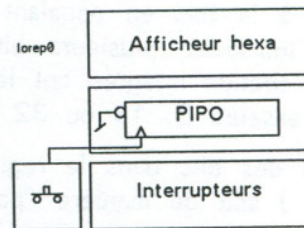


Fig. 3 Montage à réaliser (Circuit intégrés : LS374)

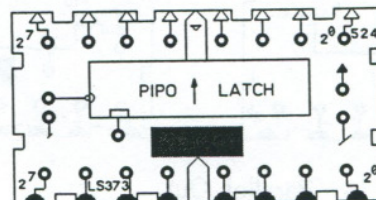
Question 1



Répondre sur la feuille annexe

- 1.1 Comment positionner les interrupteurs pour que l'affichage donne 79, puis 85 ?

2.2 Le verrou PIPO



OREP18 Fig. 4 Verrou PIPO, LS373

Le verrou PIPO de type LS373 a aussi 8 bits en entrée et 8 bits en sorties. Les bits en entrée du registre sont copiés lorsqu'on a un état "1" sur l'entrée de commande. L'état "0" bloque l'information dans le verrou.

Garder le montage précédent (fig 3) et en plus réaliser un montage similaire avec le verrou LS373. Brancher la sortie S du 2e poussoir sur l'entrée de chargement du verrou.

2.4 Registres PISO

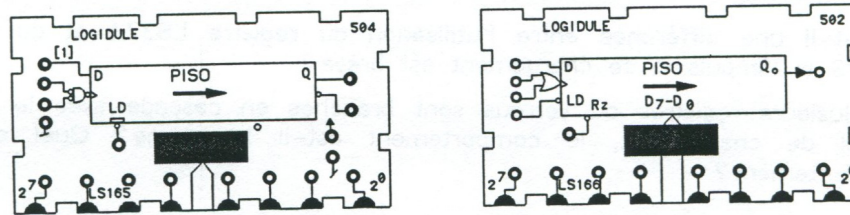


Fig. 8 Registres PISO, LS165 et LS166

Les registres PISO (Parallel In-Serial Out) de type LS165 et LS166 permettent de mémoriser 8 bits à la fois et de transférer ces bits un à un à chaque impulsion de décalage. Les entrées de ces registres sont :

- 8 bits d'entrée parallèle D7 à D0
- une impulsion d'horloge (qui fonctionne sur un front montant). La porte OU sur cette entrée permet à l'une des entrées de cette porte d'inhiber les impulsions d'horloge sur l'autre entrée
- une entrée "D" qui permet de donner une valeur à la sortie Q après 8 coups d'horloge
- une entrée de chargement \overline{LD} (Load) qui permet d'indiquer que l'information en parallèle doit être mémorisée. Les registres 165 et 166 ont deux comportements différents concernant ce chargement.

2.4.1 Le registre PISO LS165

Le registre LS165 a un chargement statique comme un verrou (livre p.84).

- lorsque l'entrée \overline{LD} est active à 0, les 8 bits sont chargés et la sortie Q à la même valeur que le bit D0
- lorsque l'entrée \overline{LD} passe à 1, les 8 bits en entrée sont stockés dans le registre et la sortie Q va prendre à chaque coup d'horloge la valeur des bits D1 à D7, puis de l'entrée D.

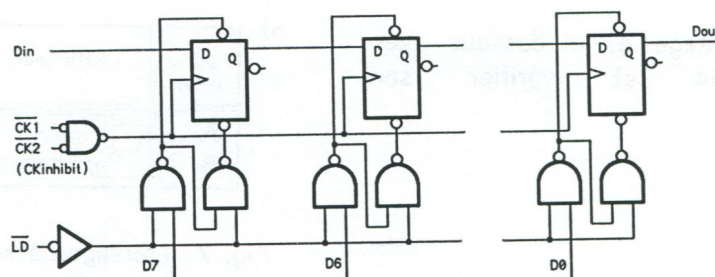


Fig. 9 Schéma interne du LS165

Réaliser le montage ci-dessous avec le registre LS165 et analyser son fonctionnement.

⚠ Ne pas oublier de câbler l'entrée inutilisée de la porte OU sur l'entrée d'horloge au "0V" ou câbler les deux entrées ensemble.

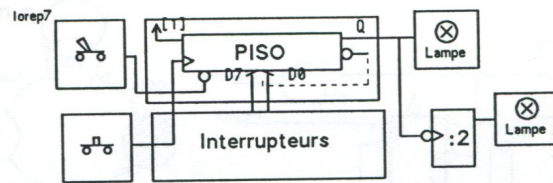


Fig. 10 Montage à réaliser

Question 4



Répondre sur la feuille annexe

- 4.1 Relier la sortie \bar{Q} à l'entrée \bar{LD} et envoyer des impulsions régulières. Quel est la fonction réalisée? Indication: mettre tous les interrupteurs à zéro, puis activer 2^7 , 2^6 , etc.. Comprendre en observant la lampe sur la sortie et en mettant une bascule JK en diviseur par 2 sur la sortie. Donner le diagramme des temps avec l'entrée D3 actif.

2.4.2 Le registre PISO LS166

Le registre PISO (Parallel In-Serial Out) LS166 a un chargement dynamique (et pas statique comme le LS165) : un aiguillage précède les entrées des bascules D du registre. Lorsque l'entrée de mode \bar{LD} est active ($\bar{LD} = 0$), le chargement s'effectue *au prochain coup d'horloge*.

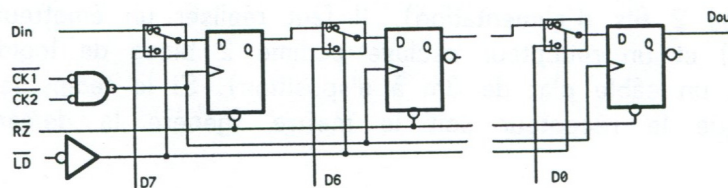


Fig. 11 Schéma interne du LS166

Le circuit dispose en plus d'une entrée de remise à zéro asynchrone.

Réaliser le montage de la figure 10 avec le registre LS166 et vérifier le fonctionnement du LS166.

⚠ Ne pas oublier de câbler l'entrée inutilisée de la porte OU (ET entouré d'inverseurs) sur l'entrée d'horloge au "0V" ou câbler les deux entrées ensemble.

Question 5

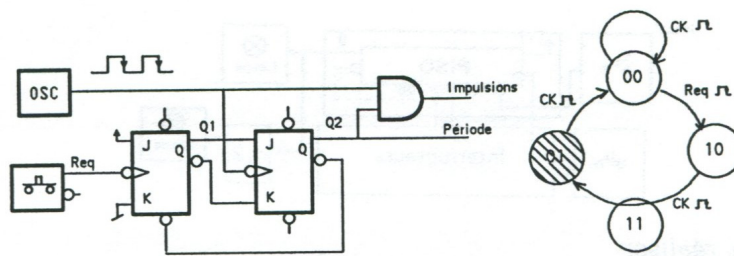


Répondre sur la feuille annexe

- 5.1 Réaliser la même manipulation que dans la question précédente. Donner le diagramme des temps si l'interrupteur 2^3 est actif.

3. Préleveur de période

Le préleveur de période génère, en réponse au front d'un signal d'entrée, un signal de sortie dont la durée est égale à une période. Deux bascules sont nécessaires.



lore3

Fig. 12 Préleveur de périodes

Réaliser le préleveur de période de la figure précédente.

Question 6

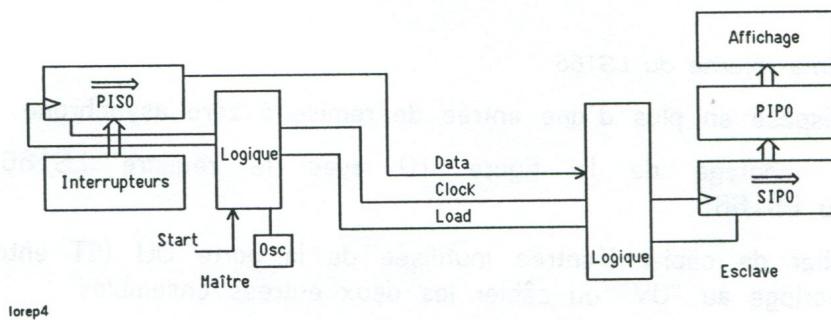


Répondre sur la feuille annexe

- 6.1 Représenter un diagramme des temps type du préleveur de période.
- 6.2 (Facultatif) Insérer un compteur par 8 et prélever une période de ce compteur, de façon à envoyer un train de 8 impulsions.

4. Nanoprojet: Transmission série

Le but de cette manipulation est de transmettre le contenu d'un registre de 8 bits en série (3 fils plus les 2 fils d'alimentation). Il faut réaliser un émetteur maître (génère les impulsions d'horloge) et un récepteur esclave comme 2 blocs de logidules distincts, reliés par 5 fils bleus (ou un câble plat de 3m à disposition). Si le temps le permet, le montage sra modifié pour que le récepteur soit le maître (génère la demande d'information et l'horloge).



lore4

Fig. 13 Transmission série

P4

Autres liens sous <https://wiki.epfl.ch/doc-logidules>